



cādense™

12-14 декабря 2017 г.

VII Всероссийский научно-методический семинар по автоматизированному проектированию интегральных микросхем

Семинар пройдет в НИЯУ МИФИ при поддержке Министерства образования и науки РФ в рамках мероприятий по Постановлению Правительства РФ №220 и Программы повышения конкурентоспособности НИЯУ МИФИ. Семинар организован совместно с американской компанией Cadence Design Systems. Рабочий язык семинара – русский и английский.

Цель Семинара – познакомить участников с методологией автоматизированного проектирования КМОП цифровых интегральных микросхем проектного уровня 90-28 нм с использованием программных продуктов компании Cadence Design Systems.

### Программный комитет

- **Каргин Н.И.** – председатель, директор Института нанотехнологий в электронике, спинтронике и фотонике (ИНТЭЛ)
- **Самсонов В.М.** – зам. председателя, профессор, руководитель Лаборатории проектирования специализированных интегральных микросхем НИЯУ МИФИ
- **Аткин Э.В.** – ответственный секретарь программного комитета, доцент каф. электроники
- **Барбашов В.М.** – профессор, зам. зав. кафедрой электроники
- **Волков Ю.А.** – профессор каф. электроники
- **Иванов А.А.** – менеджер компании Cadence Design Systems



cādense™

12-14 декабря 2017 г.

VII Всероссийский научно-методический семинар по автоматизированному проектированию интегральных микросхем

- **Клотц Антон** – менеджер университетских программ компании Cadence Design Systems
- **Якоб Вольфганг Микаэль** – инженер технической поддержки компании Cadence Design Systems

### Контактная информация

Национальный исследовательский ядерный университет «МИФИ»

Адрес: 115409, г. Москва, Каширское шоссе 31

Отв. секретарь – доцент каф. электроники

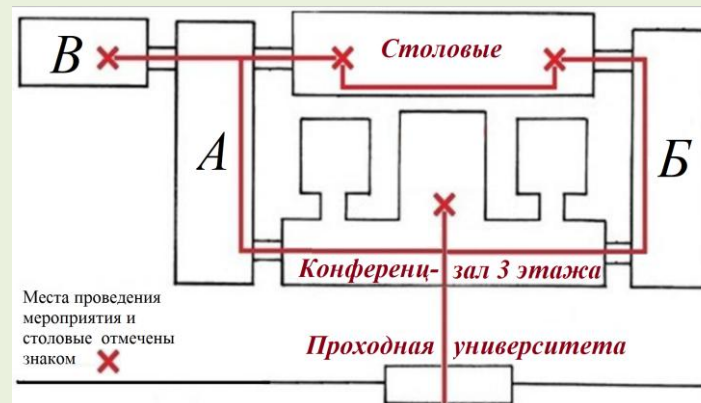
Аткин Эдуард Викторович

тел. 8 (499) 324-25-97

web-сайт семинара: <http://cad.mephi.ru>

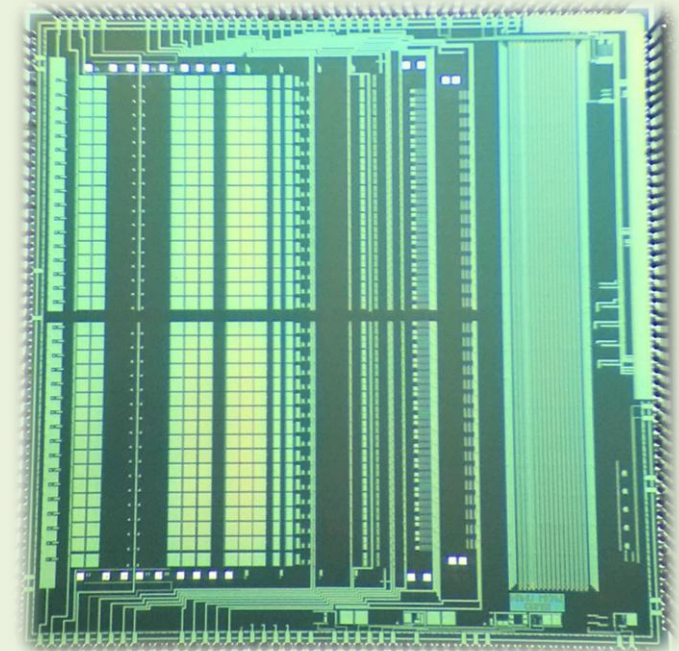
e-mail оргкомитета: [cad@mephi.ru](mailto:cad@mephi.ru)

### Схема расположения корпусов



## VII Всероссийский научно-методический семинар по автоматизированному проектированию интегральных микросхем

12-14 декабря 2017 г.  
НИЯУ МИФИ





cādense™

12-14 декабря 2017 г.

VII Всероссийский научно-методический семинар  
по автоматизированному проектированию интегральных  
микросхем

## Программа семинара

Вторник, 12 декабря 2017 г.

Презентации проводятся в конференц-зале на третьем этаже главного корпуса сотрудниками компании Cadence

08:45 - 09:15	Регистрация участников <i>Registration</i>
09:30 - 10:30	Джамал Бакриев Синтез в Genus (технология 28 нм) <i>Dzhamal Bakriev Genus for 28nm</i>
10:30 - 11:30	Джамал Бакриев Введение в Joules <i>Dzhamal Bakriev Introduction to Joules</i>
11:30 - 13:00	Геннадий Кирпичев Innovus 17.1. Актуальные нововведения <i>Gennady Kirpichev Innovus 17.1 What's new</i>
13:00 - 14:00	Перерыв на обед <i>Launch</i>



cādense™

12-14 декабря 2017 г.

VII Всероссийский научно-методический семинар  
по автоматизированному проектированию интегральных  
микросхем

14:00 - 14:30	Геннадий Кирпичев, Денис Орлов Введение в Stylus <i>Gennady Kirpichev, Denis Orlov: Introduction to Stylus</i>
14:30 - 15:30	Александр Фирсов Физическая верификация с помощью PVS <i>Alexander Firsov PVS signoff checks</i>
15:30 - 15:45	Перерыв <i>Break</i>
15:45 - 17:15	Вольфганг Микаэль Якоб Новое поколение ПО для верификации - Xcelium и Indago <i>Wolfgang Michael Jacob New generation of verification tools: Xcelium and Indago</i>
17:15 - 18:15	Антон Клотц История и будущее мегатрендов в EDA <i>Anton Klotz History and Future of Megatrends in EDA</i>



cādense™

12-14 декабря 2017 г.

VII Всероссийский научно-методический семинар  
по автоматизированному проектированию интегральных  
микросхем

Среда, 13 декабря 2017 г.

Практические занятия по теме: «Базовые средства проектирования специализированных цифровых интегральных схем» проводятся в лаборатории В-315 кафедры электроники сотрудниками Лаборатории проектирования специализированных интегральных микросхем НИЯУ МИФИ

09:00 - 13:00	Поведенческое моделирование Логический синтез
13:00 - 14:00	Перерыв на обед
14:00 - 18:00	Моделирование Verilog-модуля с задержками элементов Физическое проектирование цифрового модуля Верификация цифрового модуля

Четверг, 14 декабря 2017 г.

Место проведения – лаборатория В-315 кафедры электроники

10:00 - 12:00	Рабочие дискуссии, подведение итогов
---------------	--------------------------------------